

**FORMULAIRE  
D'AUTORISATION DE SOUTENANCE  
POUR LES ÉTUDIANTS DE 3<sup>EME</sup> CYCLE**

Type de diplôme : Doctorat ☐ Mastère ☒ Mastère Professionnel ☐

Nom du diplôme : Nouvelles Technologies des Systèmes Informatiques Dédiés

Nom et Prénom de l'étudiant : Ben Said Olfa

Numéro de téléphone et email de l'étudiant : Tél : 98 682 708 email : olfa.ben-said@ceslab.org

Nom et Prénom de l'encadreur : Mahfoudhi Adel

Nom et Prénom du co-encadreur (s'il y a lieu) : .....

Nom du laboratoire ou de l'institution d'accueil : Computer Embedded System

Titre du sujet : **Partitionnement logiciel/matériel d'application multimédia sur une architecture hétérogène.**

Description détaillée de l'état d'accomplissement du sujet et autorisant ainsi la soutenance (au moins 2 pages) : à joindre en annexe et doit comporter obligatoirement :

- *bref rappel du contexte du sujet et de ses objectifs principaux*
- *présentation détaillée des objectifs et des résultats atteints*
- *publications ou rapports rédigés, soumis, et/ou publiés*

Fait à ....., le .....

Signature obligatoire du ou des encadreur (s)

**Avis Favorable**  
de la Commission

**Avis Favorable**  
du Directeur

# **L'état d'accomplissement du sujet :**

## **Partitionnement logiciel/matériel d'application multimédia sur une architecture hétérogène.**

### ***Contexte de travail***

Le marché des systèmes embarqués a connu une évolution et croissance importante. En effet, ces systèmes équipent de plus en plus des produits qui nous entourent tous les jours tels qu'automobiles, téléphones, électroménagers, robotique, centrale nucléaire, etc.

Cependant, la conception de ce type de système nécessite des nouvelles méthodologies de conception logicielles matérielles. Ces méthodes et techniques doivent notamment permettre au concepteur du système d'effectuer la spécification et la modélisation sans se soucier du découpage logiciel/ matériel. En outre, les concepteurs doivent prendre en compte le compromis le mieux adapté aux performances visées, et ce tout au long du processus de conception. . D'ailleurs, la conception conjointe de ces systèmes est l'approche qui permet d'atteindre le niveau de performance nécessaire et d'optimiser la consommation d'énergie.

La détermination d'une bonne stratégie de partitionnement logiciel-matériel/analyse d'ordonnabilité (c'est-à-dire des règles d'allocation des processeurs aux différentes tâches et de vérification du bon déroulement de l'exécution de ces tâches sur les processeurs) est alors un élément majeur de la conception de ces systèmes. Celle-ci est bien sûr en fonction de multiples facteurs comme le modèle des tâches et de leurs communications, le modèle d'architecture, l'objectif visé, la qualité de service, le niveau de préemption des exécutions admis, le degré de migration possible des tâches entre les différents éléments de calcul.

### ***Problématique :***

Le problème de partitionnement logiciel/matériel contient plusieurs étapes d'exploration. Tout d'abord, il dépend de la complexité de l'architecture, qui devient de plus en plus complexe proportionnellement à la complexité de l'application. Une phase d'exploration de cette architecture, nécessitent une énumération d'une combinaison entre l'architecture et l'application. D'autre part, le partitionnement, dépend aussi d'une vérification de la validité temporelle des solutions, il s'agit de l'analyse d'ordonnabilité. Ce dernier est à son tour un problème NP complet, dont la complexité augmente encore en augmentant la complexité de l'application. Le partitionnement est aussi considéré complexe, du fait du grand nombre de paramètres mise en considération. Les concepteurs de ce type de systèmes doivent souvent optimiser des critères différents comme le temps d'exécution, la surface, le coût, la consommation, et ils doivent rependre à la contrainte de temps de mise sur le marché. Peu de travaux menés dans le cadre de partitionnement logiciel/matériel considèrent les périphériques d'entrées/sorties et la contrainte de temps de mise sur le marché «

time to market » lors de la définition de la fonction de coût. Ces contraintes, sont considérées dans notre fonction de coût.

### ***Travail réalisé :***

Notre travail s'intègre dans le cadre du projet RTDT "Real Time Design Trotter" qui fait l'objet d'une collaboration entre le laboratoire CES (Computer Electronics & Smart engineering systems design) de l'ENIS (École Nationale D'Ingénieurs de Sfax) et le laboratoire LESTER (Laboratoire d'Électronique des Systèmes TEMps Réel) de l'UBS (Université de Bretagne Sud).

L'idée derrière ce projet est de proposer une méthodologie de Codesign logicielle/matérielle agissant d'un très haut niveau d'abstraction et qui prend en compte les contraintes liées au temps réel et à la qualité de service tout en visant à réduire le coût d'implémentation du système en terme de surface de Silicium et de consommation d'énergie.

Ce projet a pour objectif de développer des méthodes de partitionnement et d'analyse d'ordonnabilité au sein d'un modèle de spécification adapté à la nature réactive des systèmes temps réel.

Nous avons choisi, dans le cadre de ce Master, une approche métaheuristique pour résoudre l'algorithme de partitionnement et plus spécifiquement un algorithme évolutionnaire, «Algorithme Génétique». Cependant, les algorithmes évolutifs en général et spécifiquement les génétiques sont une alternative intéressante par rapport aux autres approches d'optimisation. Ces derniers, peuvent être adaptés rapidement à la taille du problème et intégrer de nouveaux critères en changeant seulement leurs fonctions de coût. En outre, ces algorithmes ont montré de très bonnes performances dans la résolution de problèmes sur lesquels peu d'informations sont disponibles ou pour les quels on doit considérer de multiples critères d'optimisations. C'est exactement le problème rencontré dans le cas de la conception des systèmes embarqués temps réel.

Au delà du l'algorithme de partitionnement choisi, une vérification de l'analyse d'ordonnabilité doit être employée, a fin de vérifié la validité temporelle des solutions. Cependant, nous avons illustré une analyse d'ordonnabilité en utilisant, en premier lieu l'analyse Rate Motonic (RM) et en deuxième lieu l'analyse exacte basée sur le calcul des temps de réponse des tâches au pire cas (Worst-Case Response Time WCRT).

L'algorithme d'exploration des solutions est guidé dans sa recherche par une fonction de coût qui comporte plusieurs métriques d'évaluation. Ces métriques sont assez variées. La plupart des approches considèrent une contrainte temps réel et recherchent une accélération de traitement tout en minimisant la surface de silicium induite par la partie matérielle. Cependant, la fonction objectif peut inclure beaucoup de critère. Nous avons pris en considération le calcul du coût en surface, en consommation statique et dynamique et le coût en consommation induite par les In/Out.